

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-084239

(43)Date of publication of application : 31.03.1995

(51)Int.Cl.

G02F 1/133
G02F 1/1343
G09G 3/36

(21)Application number : 05-231475

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 17.09.1993

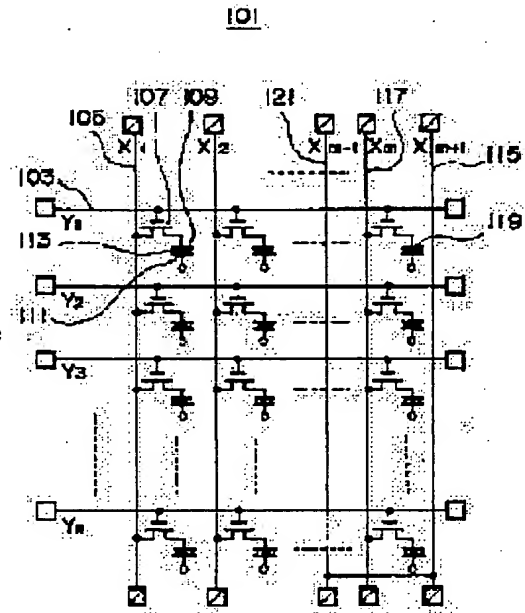
(72)Inventor : HAYASHI HISAAKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide the liquid crystal display device having a high display grade and high reliability by eliminating display defects, such as linear image burns and unequal display in a perpendicular direction generating at the end of the display region of a screen.

CONSTITUTION: Dummy signal wirings 115 are arranged in adjacent columns apart pixel electrodes 119 in nearly parallel with signal wirings (X_m) 117 existing at the extreme end of the columns (m-th column) of m-pieces of the signal wirings 105. These dummy signal wirings 115 are electrically connected to the signal wiring (X_{m-1}) 121 of the front column ((m-1)-th column) of the signal wirings (X_m) 117 so that the same voltages are applied. Parasitic capacitances for two pieces of the signal wirings are formed in the same manner as with the other pixel electrodes 109, by which the level shift of the potentials is nearly effectively eliminated even at the pixel electrodes 119 of the m-th column in the same manner as for the other pixel electrodes 109.



LEGAL STATUS

[Date of request for examination]

18.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Publication for Unexamined Patent Application
No. 84239/1995 (Tokukaihei 7-84239)**

A. Relevance of the Above-identified Document

This document has relevance to Claims 1 and 11 of the present application.

B. Translation of the Relevant Passages of the Document

[0018]

[EMBODIMENT]

Hereinafter, an embodiment of a liquid crystal display apparatus of the present invention is described with reference to figures.

[0019]

Figure 1 is a view illustrating an equivalent circuit of a liquid crystal display apparatus of an active matrix type, according to the present invention. On a TFT element substrate 101, scanning lines ($Y_1, Y_2, \dots Y_n$) 103 of an n number and signal lines ($X_1, X_2, \dots X_m$) of an m number are lined so as to cross each other. Further, on the TFT element substrate 101, a TFT elements 107 is formed on each crossing section of those scanning lines 103 and the signal lines 105. A gate of the TFT 107 is connected to the scanning line 103, and a drain of the TFT 107 is connected to the

signal line 105. Further on the TFT element substrate 101, pixel electrodes 109 are provided. The pixel electrode 109 is formed in a substantially quadrangular shape so that the pixel electrode 109 will be positioned within each quadrangular region in a matrix of n rows \times m columns that is made of the n number of scanning lines 103 and the m number of signal lines 105. The pixel electrode 109 is electrically connected with a source of the TFT element 107. And, an opposite electrode 111 is provided to face against the pixel electrode 109 in such a manner that there is a gap between the opposite electrode 111 and the pixel electrode 109. A liquid crystal component 113 is enclosed in and sandwiched between the opposite electrode 111 and the pixel electrode 109. Thereby, a main section of a liquid crystal cell (liquid crystal display panel) of the liquid crystal display apparatus is formed. Then, polarizer plates (not shown) are stuck and provided on top and bottom thereof.

[0020]

The scanning line 103 is connected to scanning driver circuit (not shown), and receives a scanning voltage (a so-called voltage including a scanning pulse waveform and a scanning non-selective voltage). The signal line 105 is connected with a signal driver

circuit (not shown) and receives a signal voltage (data signal having a waveform corresponding to image data). The liquid crystal cell is driven by those applied voltages so as to display an image.

[0021]

A dummy signal line 115, which is the characteristic feature of the main section of the liquid crystal display apparatus of the present invention, is provided, as a signal line of an $m + 1$ column, substantially in parallel with a signal line (X_m) 117 of m column, in such a manner that a pixel electrodes 119 of the m column that are connected to the signal line (X_m) 117 are positioned between the dummy signal line 115 and the signal line (X_m) 117. The dummy signal line 115 is electrically connected with a signal line (X_{m-1}) 121 of a $m-1$ column that forgoes the signal line (X_m) 117 of the m column. However, the dummy signal line 115 is not electrically connected with the pixel electrodes 119 and the pixel electrodes 109. Moreover, a pattern thickness, a line width of the dummy signal line 115, and a gap between the dummy signal line 115 and the signal line (X_m) 117 are so formed as to be substantially identical with those of all the signal lines 105 that forgo the dummy signal line 115, in terms of sizes and specifications.

[0022]

Here, a right edge section in a display region on a screen of the liquid crystal cell has a structure as shown in Figure 2(a). Specifically, the pixel electrodes 119 of the m column, which are the pixel electrodes located closest to the edge, are sandwiched between the signal line (X_m) 117 of the m column and the dummy signal line 115, which are so formed as to have substantially similar outer sizes, similarly to all the pixel electrodes 109 of columns that forgo the m column, and which are sandwiched between the two signal line 105 formed on right and left hand sides of the pixel electrode 109. (Note that each signal line is shaded for easy understanding in Figure 2. Moreover, the TFT element 107 and the scanning lines 103 are omitted in the figure) Therefore, in the liquid crystal display apparatus of the present invention having such structure, a parasitic capacitor (C_{pd}') 123 is formed between the dummy signal line 115, which is the signal line of the $m + 1$ column as shown in Figure 3(a), and the pixel electrodes 119 of the m column, so as to be an equivalent circuit. The parasitic capacitor (C_{pd}') 123 is substantially similar to all parasitic capacitors (C_{pd}) 125 formed between the signal line (X_m) 117 of the m column and the pixel electrodes 119 of the

m column, and between the signal lines 105 of the column that forgo the m column, and the pixel electrodes 109. With this, a level shift of a pixel electrode potential that occurs on the pixel electrodes 119 of the m column, which are the pixel electrode that are located closest to the edge, is of a substantial similar value to that of a level shift of a pixel electrode potential that occurs on the pixel electrodes 109 (of the columns that forgo the m column).

[0023]

Furthermore, here, the dummy signal line 115 is electrically connected to the signal line (X_{m-1}) 121 of the m-1 column that forgo the dummy signal line 115 by two lines, so that the dummy signal line 115 receives a voltage waveform similar to that applied onto the signal line (X_{m-1}) 121. With this, especially when V line reverse driving is carried out, the level shift of the potential of the pixel electrodes 119 is reduced to a level at which a level shift caused by the parasitic capacitor (Cpd) 123 and a level shift caused by parasitic capacitor (Cpd) 125 cancel each other so that it is possible to ignore effects of those level shifts. More specifically, in case of the V line reverse driving method, a signal voltage waveform 401 that is applied onto the signal line (X_m) 117 of the m column

has a displacement direction opposite to that of the signal voltage waveform applied onto the signal line (X_{m-1}) of the $m-1$ column, with respect to a reverse reference potential (V_{com}) as a center. For this reason, the level shift of the pixel electrode 119 that is caused by the parasitic capacitor (C_{pd}) 125 due to the V line reversing has an opposite displacement direction with respect to the level shift of the pixel electrode 119 caused by the parasitic capacitor (C_{pd}') 123. As a result, similarly to the case of all the pixel electrodes 109 of the forgoing column, it is possible to substantially cancel an effect of the level shift of the potential of the pixel electrode 119.

[0024]

On the other hand, as a comparative example shown in Figure 2(b), signal lines are formed, up to a signal line 117 of m column in a conventional liquid crystal display apparatus. Thus, there is no signal line on a right hand side of the pixel electrode 119 of the m column that is closest to the edge, in the conventional liquid crystal display apparatus. Because of this, in the conventional liquid crystal display apparatus, only one parasitic capacitor (C_{pd}) 125 is formed between the signal line 117 of the m column and the pixel electrode 119 as shown in Figure 3(b), as an equivalent circuit.

Because of this, in the conventional liquid crystal display apparatus, a level shift (V_{pd}), which is different from those of all the pixel electrodes 109 of the columns that forgo the m column, occurs at the pixel electrode 119 as shown in Figure 4(b). The inventors of the present invention found that this results in a significant display defect especially in the pixel electrodes of the m column that is closest to the edge.

[0025]

A test was carried out for checking display quality and durability of the liquid crystal display apparatus of the present invention by actually driving the liquid crystal display apparatus under a high temperature and high humidity condition. No display defect in which a line shape occurs was observed on the screen including the edge section of the display region and an image display having a good display quality was maintained for a long period. Meanwhile, the same test was carried out for the conventional liquid crystal display apparatus that has the arrangement as the comparative example as shown in Figure 2(b). Observed was the display defect of occurrence of the line shape, causing a low display quality. And the display defect became more visible with passage of time.

[0026]

Note that the above embodiment discusses only the case where the supplemental capacitors (Cs) and the like are omitted, for the sake of easy explanation. However, the present invention is not limited to this. It is possible to apply the present invention to a liquid crystal display apparatus having a structure in which the supplemental capacitor (Cs) is used. Moreover, for the sake of simple explanation, sections such as the polarizer plates are not described here.

[0027]

Moreover, the embodiment discusses the case of the liquid crystal display apparatus of the active matrix type in which liquid crystal of the nematic type (TN) is used. However, the present invention is not limited to this.

[0028]

Besides the liquid crystal of the active matrix type, it is possible to apply the present invention to liquid crystal display apparatuses which use liquid crystal of the super twisted nematic type (STN) or other types of liquid crystal.

[0029]

Needless to say, modification is possible as to raw materials to form the sections of the liquid

crystal display apparatus of the present invention,
within the scope of the subject matter of the present
invention.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-84239

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0			
	1/1343			
G 0 9 G 3/36				

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平5-231475

(22) 出願日 平成5年(1993)9月17日

(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 林 央晶
兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内

(74) 代理人 弁理士 須山 佐一

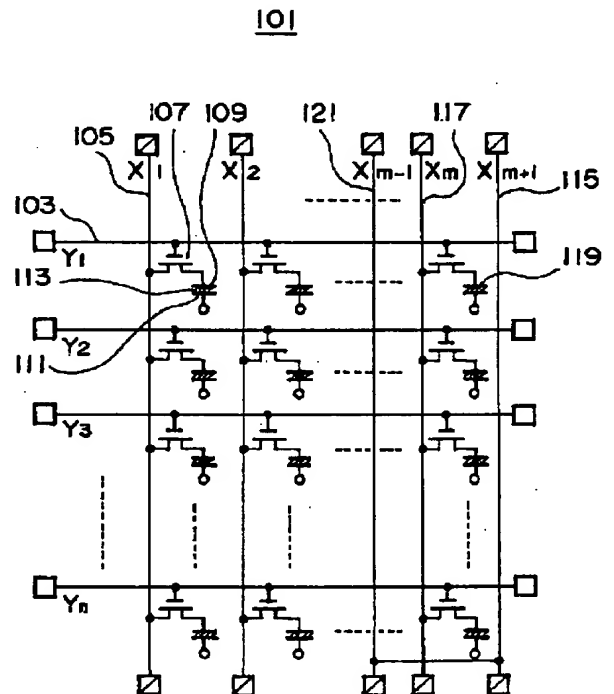
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 画面の表示領域端部に発生する垂直方向のライン状の画像焼き付きや表示むらなどの表示不良を解消して表示品位が高く信頼性の高い液晶表示装置を提供する。

【構成】 m 本の信号配線105のうち最も端列(m 列め)に位置する信号配線(X_m)117に対してほぼ平行に画素電極119を隔ててダミー信号配線115を隣列して配置し、そのダミー信号配線115を前記の信号配線(X_m)117の前列($m-1$ 列め)の信号配線

(X_{m-1})121に電気的に接続して同じ電圧が印加されるようにして、その他の画素電極109と同様に信号配線2本分の寄生容量を形成することで、その他の画素電極109と同様に m 列めの画素電極119においても電位のレベルシフトを実効的にほぼ解消することができる。



【特許請求の範囲】

【請求項 1】 基板上に互いに交差するように配列された複数の走査配線と複数の信号配線と該走査配線および該信号配線の交差部ごとに形成され該走査配線および該信号配線に接続されたスイッチング素子と該スイッチング素子ごとに接続された画素電極とが形成されたスイッチング素子アレイ基板と、前記スイッチング素子アレイ基板に間隙を有して対向配置される対向電極が形成された対向基板と、前記スイッチング素子アレイ基板と前記対向基板との間に封入された液晶組成物とを有する液晶表示装置において、

前記複数の信号配線のうち端列に位置する信号配線に対して略平行に画素電極を隔てて隣列して配置されるとともに、前記端列に位置する信号配線の前列の信号配線に電気的に接続されたダミー信号配線を具備することを特徴とする液晶表示装置。

【請求項 2】 請求項 1 記載の液晶表示装置において、走査電圧波形を発生し前記複数の走査配線に印加する走査ドライバ回路と、

前記複数の信号配線のうち偶数列の信号配線に印加する信号電圧の変位方向と奇数列の信号配線に印加する信号電圧の変位方向とが逆方向である信号電圧波形を発生して前記複数の信号配線に印加する信号ドライバ回路とを具備することを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は液晶表示装置に係り、特に表示品位が高くかつ信頼性の高いアクティブマトリックス型液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置は、薄型、低消費電力等の特徴を生かして、テレビあるいはグラフィックディスプレイなどの表示素子として盛んに利用されている。

【0003】中でも、薄膜トランジスタ (Thin Film Transistor; 以下、TFTと略称) をスイッチング素子として用いたアクティブマトリックス型液晶表示装置は、高速応答性に優れ、高精細化に適しており、ディスプレイ画面の高画質化、大型化、カラー画像化を実現するものとして注目され、例えば画素の配列ピッチが 200 μ m 程度で、かつ画素数が約 100 万画素といった高精細なアクティブマトリックス型液晶表示装置が開発されている。

【0004】アクティブマトリックス型液晶表示装置の表示素子部分は、一般的に TFT のようなスイッチング用アクティブ素子とこれに接続された画素電極が配設されたアクティブ素子アレイ基板と、これに対向して配置される対向電極が形成された対向基板と、これら基板間に挟持される液晶組成物と、さらに各基板の外表面側に貼設される偏光板とから、その主要部分が構成されている。

【0005】図 5 はこのようなアクティブマトリックス型液晶表示装置の等価回路を示す図である。TFT 素子基板 501 上には、交差するようにそれぞれ配列された複数の走査配線 503 および複数の信号配線 505 と、この走査配線 503 および信号配線 505 の交差部ごとに形成され、走査配線 503 にゲートが接続され信号配線 505 にドレインが接続されたスイッチング用の TFT (Thin Film Transistor; 以下、TFT と略称) 素子 507 と、複数の走査配線 503 と複数の信号配線 505 とが形成する格子ごとに収まるように外形がほぼ矩形状に形成され TFT 素子 507 のソースに接続された画素電極 509 とが配設されている。そして前記の画素電極 509 に間隙を有して対向電極 511 が対向配置され、画素電極 509 と対向電極 511 との間に液晶組成物 513 が封入・挟持されて、液晶表示装置の液晶セル (液晶表示パネル) の主要部は形成されている。

【0006】走査配線 503 は走査ドライバ回路 (図示省略) に接続されて、走査電圧 (いわゆる走査パルス波形と走査非選択時電圧波形とを含む電圧) が印加されるとともに、信号配線 505 は信号ドライバ回路 (図示省略) に接続されて、信号電圧 (画像データに対応した波形のデータ信号) が印加され、これらの印加電圧に基づいて液晶セルが駆動され画像表示が行なわれる。

【0007】

【発明が解決しようとする課題】しかしながら、上記のような従来のアクティブマトリックス型の液晶表示装置を約 50°C の高温条件下に置き数時間わたって駆動 (点灯) させ続ける耐久性試験を施したとき、液晶表示パネル画面の表示領域端部に垂直方向にライン状の表示欠陥が頻発する。このような表示不良は、継続駆動 (点灯) 時間が長くなるにしたがってさらに顕著になる。この表示欠陥によって、画面の端部に垂直方向のライン状のちらつきやむらが目立ち、表示品位が低下するという問題があった。

【0008】本発明は、このような問題を解決するために成されたもので、その目的は、特にアクティブマトリックス型の液晶表示装置の画面の表示領域端部に発生する垂直方向のライン状の表示欠陥を解消して、表示品位が高くかつ信頼性の高い液晶表示装置を提供することにある。

【0009】

【課題を解決するための手段】上記課題を解決するために本発明は、基板上に互いに交差するように配列された複数の走査配線と複数の信号配線と該走査配線および該信号配線の交差部ごとに形成され該走査配線および該信号配線に接続されたスイッチング素子と該スイッチング素子ごとに接続された画素電極とが形成されたスイッチング素子アレイ基板と、前記スイッチング素子アレイ基板に間隙を有して対向配置される対向電極が形成された対向基板と、前記スイッチング素子アレイ基板と前記対

3

向基板との間に封入された液晶組成物とを有する液晶表示装置において、前記複数の信号配線のうち端列に位置する信号配線に対して略平行に画素電極を隔てて隣列して配置されるとともに、前記端列に位置する信号配線の前列の信号配線に電気的に接続されたダミー信号配線を具備することを特徴としている。

【0010】あるいは、上記の液晶表示装置において、走査電圧波形を発生し前記複数の走査配線に印加する走査ドライバ回路と、前記複数の信号配線のうち偶数列の信号配線に印加する信号電圧の変位方向と奇数列の信号配線に印加する信号電圧の変位方向とが逆方向である信号電圧波形を発生して、前記複数の信号配線に印加する信号ドライバ回路とを具備することを特徴としている。

【0011】なお、前記のスイッチング素子としては、TFT素子のようないわゆる3端子型非線形素子や、MIM (Metal Insulator Metal) 素子のような2端子素子を用いることができる。

【0012】本発明に係る液晶表示装置の駆動方式としては、複数の信号配線のうち偶数列の信号配線に印加する信号電圧の変位方向と奇数列の信号配線に印加する信号電圧の変位方向とが逆方向であるような、いわゆるVライン反転駆動方式が好適である。しかしこれのみには限定せず、例えばコモン反転方式の液晶表示装置などにも適用することができることは言うまでもない。

【0013】

【作用】従来のアクティブマトリックス型の液晶表示装置では、 m 本列設された信号配線のうち最端列、すなわち m 列めに位置する信号配線 (X_m) に接続された最端部の画素電極だけには、その次列の信号配線 (X_{m+1}) は隣列して設けられていないために、他の画素電極とは異なった条件下に置かれていた。すなわち、その最端部の画素電極だけは、左右両脇のうちいずれか一方に信号配線が近傍に存在し他方には存在していない。

【0014】このため、その他の画素電極においては両脇に隣列して配置された2本の信号配線 (X_i 、 X_{i+1} ; $i=1, 2, 3, \dots, m-1$) とこれらに挟まれた画素電極との間で、層間絶縁膜や液晶層等を誘電体として寄生的な電気容量 (寄生容量) が形成されて、これに基づいた画素電極電位のレベルシフトが生じる一方、最端部の画素電極には片脇の1本の信号配線だけとの間で寄生容量が形成されて、これに基づいた画素電極電位のレベルシフトが生じていたので、その最端部の画素電極だけに異なった画素電極電位のレベルシフトが生じてしまい、最端部の画素電極だけに他とは異なった顕著な表示不良が発生していた。

【0015】そこで、本発明に係る液晶表示装置においては、 m 本の信号配線のうち最端列 (m 列め) に位置する信号配線 (X_m) に対してほぼ平行に、信号配線 (X_m) に接続された最端列 (m 列め) の画素電極を隔ててダミー信号配線を並列して配置した上、そのダミー信号

4

配線を前記の最端列 (m 列) に位置する信号配線

(X_m) の前列 ($m-1$ 列め) の信号配線 (X_{m-1}) に電気的に接続して同じ波形の電圧が印加されるようにして、最端列 (m 列め) の画素電極においてもその他の画素電極とほぼ同様の信号配線2本分の寄生容量を形成することで、その他の画素電極と同様の画素電極電位のレベルシフトを最端部の (m 列め) の画素電極にも生じさせている。これにより、最端部の画素電極を含めて全ての画素電極でほぼ同様の条件にすることができ、画面の最端部だけに顕著に生じていた表示不良を緩和することができる。

【0016】特に、いわゆるVライン反転駆動方式で駆動される液晶表示装置の場合には、最端部の画素電極の電位レベルシフトを、その他の画素電極における電位レベルシフトと同様に小さいものに抑えることができるので、本発明の技術は特に効果的である。すなわち最端列の信号配線に印加する信号電圧の変位方向とダミー信号配線に印加する信号電圧の変位方向とを逆方向にすることにより、最端列の信号配線と画素電極との間で形成される寄生容量に起因した画素電極電位のレベルシフトとダミー信号配線と画素電極との間で形成される寄生容量に起因した画素電極電位のレベルシフトとをほとんど打ち消し合うようにすることができ、画素電極電位のレベルシフトを実効的に解消することができるからである。

【0017】このようにして、画面の表示領域端部に発生する垂直方向のライン状の表示欠陥を、極めて簡易な構造によって解消することができる。

【0018】

【実施例】以下、本発明に係る液晶表示装置の一実施例を図面に基いて詳細に説明する。

【0019】図1は本発明に係るアクティブマトリックス型液晶表示装置の等価回路を示す図である。TFT素子基板101上には、交差するようにそれぞれ配列された n 本の走査配線 (Y_1 、 Y_2 、 \dots Y_n) 103および m 本の信号配線 (X_1 、 X_2 、 \dots X_m) 105と、この走査配線103および信号配線105の交差部ごとに形成され、走査配線103にゲートが接続され信号配線105にドレインが接続されたTFT素子107と、前記の n 本の走査配線103と m 本の信号配線105とが形成する n 行 \times m 列の格子ごとに収まるように外形がほぼ矩形状に形成され、TFT素子107のソースに電気的に接続された画素電極109とが配設されている。そして前記の画素電極109に間隙を有して対向電極111が対向配置され、画素電極109と対向電極111との間に液晶組成物113が封入・挟持されて、この液晶表示装置の液晶セル (液晶表示パネル) の主要部が形成されている。そして偏光板 (図示省略) がその上下に貼設されている。

【0020】走査配線103は走査ドライバ回路 (図示省略) に接続され走査電圧 (いわゆる走査パルス波形と

5

走査非選択時電圧とを含む電圧)が印加され、信号配線105は信号ドライバ回路(図示省略)に接続され信号電圧(画像データに対応した波形のデータ信号)が印加され、これらの印加電圧により液晶セルが駆動されて画像表示が行なわれる。

【0021】本発明に係る液晶表示装置の主要部の特徴的な部分であるダミー信号配線115が、 m 列めの信号配線(X_m)117に接続された m 列めの画素電極119を隔てて(m 列めの信号配線(X_m)117から見て画素電極119のさらに外側に)、 m 列めの信号配線(X_m)117とほぼ平行に $m+1$ 列めの信号配線として隣列して配置されている。このダミー信号配線115は m 列めの信号配線(X_m)117の前列である $m-1$ 列めの信号配線(X_{m-1})121に電気的に接続されている。しかし画素電極119や画素電極109とは電気的な接続を取られていない。また、このダミー信号配線115のパターン厚および線幅および前列の m 列めの信号配線(X_m)117との間隔は、その前列の全ての信号配線105等とほぼ同様の寸法・仕様に形成されている。

【0022】このとき、液晶セル画面の表示領域右端部分は、図2(a)に示すような構造となる。すなわち、最端部の画素電極である m 列めの画素電極119は、その前列以前の全ての画素電極109が左右両脇に2本の信号配線105が形成されてそれら2本の信号配線105で挟まれているのと同様に、ほぼ同様の外形寸法に形成された m 列めの信号配線(X_m)117とダミー信号配線115とで挟まれていることになる。(なお図2においては図の理解を明瞭にするために各信号配線に斜線を付して示している。また同図中においてTFT素子107および走査配線103の図示は省略した。)したがってこのような構造の本発明に係る液晶表示装置においては、等価回路的には図3(a)に示すように $m+1$ 列めの信号配線であるダミー信号配線115と m 列めの画素電極119との間での寄生容量(C_{pd})123が形成される。この寄生容量(C_{pd})123は、 m 列めの信号配線(X_m)117と m 列めの画素電極119との間やそれよりも前列の信号配線105と画素電極109との間で形成される全ての寄生容量(C_{pd})125とほぼ同様のものとなっている。これにより、最端部の画素電極である m 列めの画素電極119に生じる画素電極電位のレベルシフトを、その他の(それ以前の列の)画素電極109に生じる画素電極電位のレベルシフトとほぼ同様の値にすることができる。

【0023】しかもこのとき、ダミー信号配線115はその2列前の $m-1$ 列めの信号配線(X_{m-1})121に電気的に接続されて、信号配線(X_{m-1})121と同様の電圧波形が印加される。これにより、特にVライン反転駆動される場合に m 列めの画素電極119の電位のレベルシフトは寄生容量(C_{pd})123によるレベルシ

6

フトと寄生容量(C_{pd})125によるレベルシフトとが相殺し合って、実効的にほとんど無視できる程度にまで低減する。つまりVライン反転駆動方式の場合には、 m 列めの信号配線(X_m)117に印加される信号電圧波形401の変位方向と $m-1$ 列めの信号配線(X_{m-1})121に印加される信号電圧波形の変位方向とが反転基準電位(V_{com})を中心として逆方向であるため、このようなVライン反転時に起因して寄生容量(C_{pd})125により発生する画素電極119のレベルシフトと寄生容量(C_{pd})123により発生する画素電極119のレベルシフトとの変位方向が逆のものとなる。その結果、前列の全ての画素電極109の場合とほぼ同様に、画素電極119の電位のレベルシフトを図4(a)に示すように実効的にほとんど解消することができるのである。

【0024】一方、図2(b)に比較例として示すように、従来の液晶表示装置では m 列めの信号配線117までしか信号配線は形成されていないので、最端部の m 列めの画素電極119の右脇には信号配線が存在しない。このため、従来の液晶表示装置では、等価回路的には図3(b)に示すように m 列めの信号配線117と画素電極119との間で寄生容量(C_{pd})1251個だけが形成されているため、その他の前列の全ての画素電極109とは異なった電位のレベルシフト(V_{pd})が図4(b)に示すように画素電極119に生じ、その結果、この最端部の m 列めの画素電極119に特に顕著に表示欠陥が発生していたことを本発明者は確認した。

【0025】実際に、上記のような構造の本発明に係る液晶表示装置を高湿多湿条件下で駆動させて、その表示品位および耐久性を検証したところ、画面の表示領域端部を含めて画面上でのライン状の表示欠陥は発生することなく、表示品位の良好な画像表示を長期間にわたって維持することができた。その一方、比較例として図2(b)に示したような構造の従来の液晶表示装置にも同様の実験を行なったところ、画面の表示領域端部にライン状の表示欠陥が発生して表示品位が低いものとなった。そしてこの表示欠陥は時間が経過するにつれてさらに顕著になった。

【0026】なお、上記実施例においては、説明の簡潔化のために補助容量(C_s)等を省略した場合について述べたが、本発明はこれのみには限定しない。補助容量(C_s)を用いる構造の液晶表示装置にも本発明が適用可能である。また偏光板等の部位の詳細も説明の簡潔化のために省略した。

【0027】また、上記実施例ではネマティック(TN)型液晶を用いたアクティブマトリクス型液晶表示装置の場合について述べたが、本発明の適用はこれのみには限定しない。

【0028】このネマティック型液晶の他にも、例えばスーパーツイステッドネマティック(STN)型液晶

や、その他の種類の液晶を用いた液晶表示装置にも適用可能である。

【0029】その他、本発明の要旨を逸脱しない範囲で、本発明の液晶表示装置の各部位の形成材料などの変更が種々可能であることは言うまでもない。

【0030】

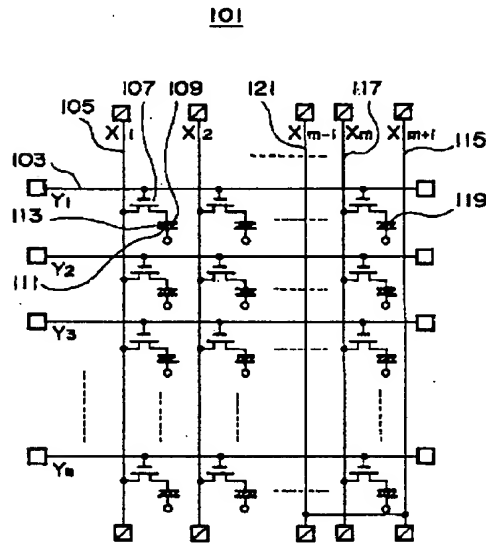
【発明の効果】以上、詳細な説明で明示したように、本発明によれば、画面の表示領域端部に発生する垂直方向のライン状の表示欠陥を解消して、表示品位が高くかつ信頼性の高い液晶表示装置を提供することができる。

【図面の簡単な説明】

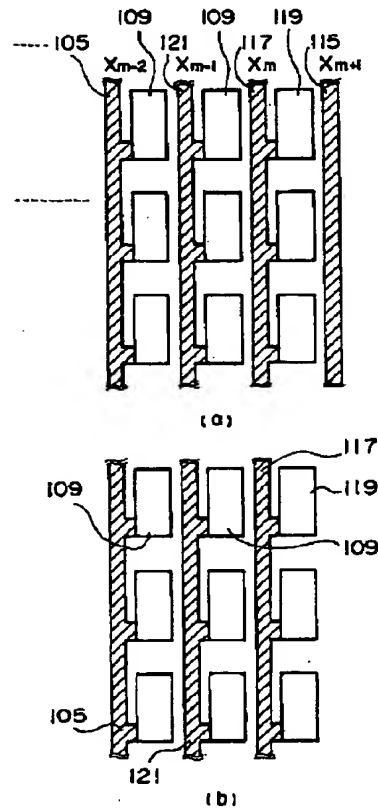
【図1】本発明に係る液晶表示装置の主要部の等価回路図。

【図2】本発明に係る液晶表示装置の最端部の構造を示す図。

【図1】



【図2】



す図。

【図3】本発明に係る液晶表示装置の最端部の等価回路図。

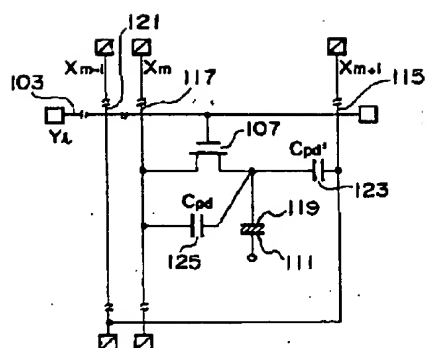
【図4】本発明に係る液晶表示装置の画素電極電位を示す波形図。

【図5】従来の液晶表示装置の主要部の等価回路図。

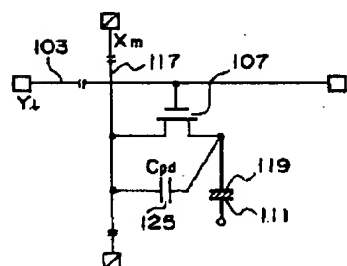
【符号の説明】

101…TFT素子基板、103…走査配線、105…信号配線、107…TFT素子、109…画素電極、111…対向電極、113…液晶組成物、115…ダミー信号配線、117… m 列めの信号配線 (X_m)、119… m 列めの画素電極、121… $m-1$ 列めの信号配線 (X_{m-1})、123…寄生容量 (C_{pd})、125…寄生容量 (C_{pd})

【図3】



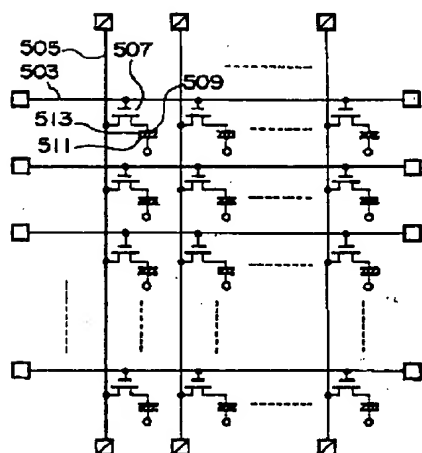
(a)



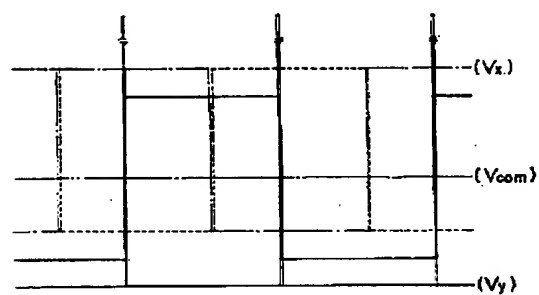
(b)

【図5】

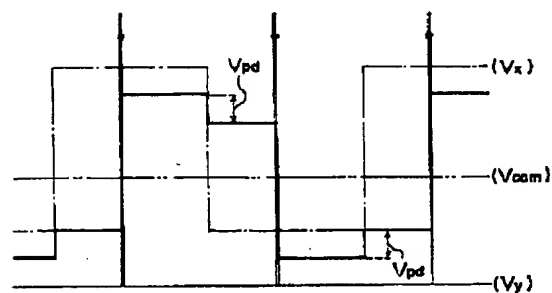
501



【図4】



(a)



(b)